

Family list9 application(s) for: **JP7131034**

Sorting criteria: Priority Date Inventor Applicant Ecla

1 FABRICATION OF SEMICONDUCTOR DEVICE

Inventor: TAKEMURA YASUHIKO **Applicant:** SEMICONDUCTOR ENERGY LAB [JP]
EC: **IPC:** H01L21/20; H01L21/26; H01L21/265; (+12)
Publication Info: JP7131034 (A) - 1995-05-19 **Priority Date:** 1993-09-07
info: JP3411408 (B2) - 2003-06-03

2 METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

Inventor: TAKEMURA YASUHIKO **Applicant:** SEMICONDUCTOR ENERGY LAB [JP]
EC: **IPC:** H01L21/20; H01L21/265; H01L21/336; (+7)
Publication Info: JP2004214616 (A) - 2004-07-29 **Priority Date:** 1993-09-07
info: JP3949639 (B2) - 2007-07-25

3 MANUFACTURE OF SEMICONDUCTOR DEVICE

Inventor: TAKEMURA YASUHIKO **Applicant:** SEMICONDUCTOR ENERGY LAB [JP]
EC: **IPC:** H01L21/20; H01L21/336; H01L29/786; (+5)
Publication Info: JP2000068205 (A) - 2000-03-03 **Priority Date:** 1993-09-07

4 SEMICONDUCTOR DEVICE AND LIQUID CRYSTAL DISPLAY

Inventor: TAKEMURA YASUHIKO **Applicant:** SEMICONDUCTOR ENERGY LAB KK
EC: **IPC:** H01L21/336; H01L21/02; (IPC1-7); H01L21/336
Publication Info: KR100302378 (B1) - 2001-07-03 **Priority Date:** 1993-09-07

5 Process for fabricating semiconductor device

Inventor: TAKEMURA YASUHIKO [JP] **Applicant:** SEMICONDUCTOR ENERGY LAB [JP]
EC: H01L21/77T; H01L21/20D; (+1) **IPC:** H01L21/20; H01L21/336; H01L21/77; (+4)
Publication Info: US6051453 (A) - 2000-04-18 **Priority Date:** 1993-09-07

6 Electro-optical device

Inventor: TAKEMURA YASUHIKO [JP] **Applicant:** SEMICONDUCTOR ENERGY LAB [JP]
EC: H01L21/77T; H01L21/20D; (+1) **IPC:** H01L21/20; H01L21/336; H01L21/77; (+7)
Publication Info: US6310362 (B1) - 2001-10-30 **Priority Date:** 1993-09-07

7 Process for fabricating semiconductor device

Inventor: TAKEMURA YASUHIKO [JP] **Applicant:** TAKEMURA YASUHIKO, ; SEMICONDUCTOR ENERGY LABORATORY CO., LTD
EC: H01L21/77T; H01L21/20D; (+1) **IPC:** H01L21/20; H01L21/336; H01L21/77; (+9)
Publication Info: US2002033483 (A1) - 2002-03-21 **Priority Date:** 1993-09-07
info: US6534832 (B2) - 2003-03-18

8 Process for fabricating semiconductor device

Inventor: TAKEMURA YASUHIKO [JP] **Applicant:** SEMICONDUCTOR ENERGY LAB [JP]
EC: H01L21/77T; H01L21/20D; (+1) **IPC:** H01L21/20; H01L21/336; H01L21/77; (+4)
Publication Info: US2003218215 (A1) - 2003-11-27 **Priority Date:** 1993-09-07
info:

9 Process for fabricating semiconductor device

Inventor: TAKEMURA YASUHIKO [JP] **Applicant:** SEMICONDUCTOR ENERGY LAB

[JP]

EC: H01L21/20D; H01L21/20D2; (+2)

IPC: *H01L29/04; H01L29/02*

Publication **US2006113541 (A1)** - 2006-06-01

Priority Date: 1993-09-07

Info:

Data supplied from the **espacenet** database — Worldwide

FABRICATION OF SEMICONDUCTOR DEVICE

Publication number: JP7131034 (A)

Also published as:

Publication date: 1995-05-19

JP3411408 (B2)

Inventor(s): TAKEMURA YASUHIKO +

Applicant(s): SEMICONDUCTOR ENERGY LAB [JP] +

Classification:

- international: *H01L21/20; H01L21/26; H01L21/265; H01L21/324; H01L21/336; H01L29/78; H01L29/786; H01L21/02; H01L29/66; (IPC1-7); H01L29/786; H01L21/20; H01L21/26; H01L21/265; H01L21/324; H01L21/336*

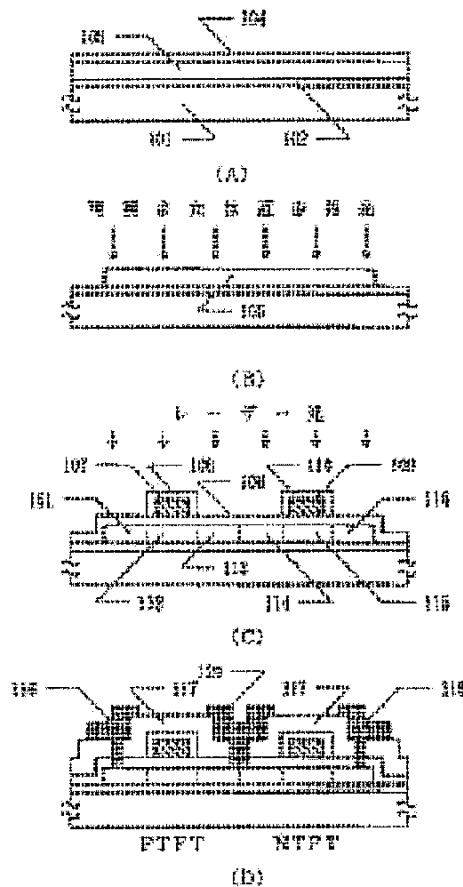
- European:

Application number: JP19940238505 19940906

Priority number(s): JP19940238505 19940906; JP19930246410 19930907

Abstract of JP 7131034 (A)

PURPOSE: To obtain a silicon film having sufficient crystallinity suitable for formation of a semiconductor device by depositing an amorphous silicon film on a glass substrate, crystallizing the amorphous silicon film by thermal annealing to release hydrogen therefrom, and then heating the silicon film with intense light. **CONSTITUTION:** At least nucleation for crystal growth is effected by first thermal annealing step. Even if the crystallization is retarded, a silicon film 103 having low crystallinity can be obtained. In the crystalline silicon film 103, amorphous component and the like are left in the grain boundary and the bulk or the surface characteristics of the silicon film is not preferable for formation of a semiconductor device. The silicon film 103 is thereby converted by second RTA step into a silicon film excellent in the crystallinity. The silicon film is heated by RTA in order to further improve the crystallinity thereof. At the same time, the film quality can be made compact. This method realized a high quality silicon film suitable for thin film transistor by improving the crystallinity thereof.



Data supplied from the **espacenet** database — Worldwide

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-131034

(43)公開日 平成7年(1995)5月19日

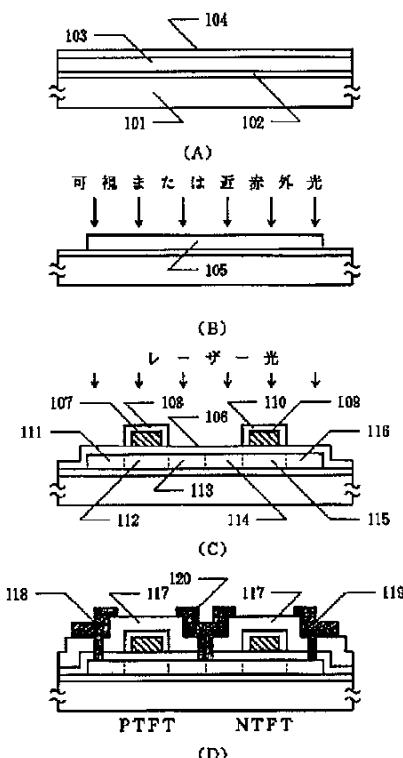
(51)Int.Cl.⁶ 識別記号 庁内整理番号 F I 技術表示箇所
H 01 L 29/786
21/336
21/20 8122-4M
9056-4M H 01 L 29/78 3 1 1 Y
21/26 L
審査請求 未請求 請求項の数33 FD (全 10 頁) 最終頁に続く

(21)出願番号 特願平6-238505	(71)出願人 000153878 株式会社半導体エネルギー研究所 神奈川県厚木市長谷398番地
(22)出願日 平成6年(1994)9月6日	(72)発明者 竹村 保彦 神奈川県厚木市長谷398番地 株式会社半 導体エネルギー研究所内
(31)優先権主張番号 特願平5-246410	
(32)優先日 平5(1993)9月7日	
(33)優先権主張国 日本 (JP)	

(54)【発明の名称】 半導体装置の作製方法

(57)【要約】

【目的】 特性の優れた結晶性珪素膜を得る。
【構成】 非晶質珪素膜を熱アニール等の手段によって結晶化させ、必要によっては、これを島状にパターニング・エッチングした後、可視光線もしくは近赤外線等の波長の強光を照射することによって、短時間で珪素膜の結晶性を向上させ、緻密化する。



【特許請求の範囲】

【請求項 1】 近赤外線または可視光線を0.1~10%吸収するガラス基板上に非単結晶珪素膜を形成する第1の工程と、前記非単結晶珪素膜を結晶化せしめる第2の工程と、前記非単結晶珪素膜を島状にパターニングする第3の工程と、該工程にひき続いで強光の照射によって結晶化を助長させる第4の工程と、を有する半導体装置の作製方法。

【請求項 2】 請求項1において、第4の工程において用いられる強光の中心波長は近赤外線または可視光線であることを特徴とする半導体装置の作製方法。

【請求項 3】 請求項1において、第2の工程によって得られる結晶化した珪素膜の結晶化率は1~50%であることを特徴とする半導体装置の作製方法。

【請求項 4】 請求項1において、第2の工程は熱アニールによっておこなわれることを特徴とする半導体装置の作製方法。

【請求項 5】 請求項4において、熱アニールの温度は520~650°Cであることを特徴とする半導体装置の作製方法。

【請求項 6】 請求項4において、熱アニールの温度が、ガラス基板の歪点より低い温度であることを特徴とする半導体装置の作製方法。

【請求項 7】 請求項1において、第2の工程または第3の工程の後に、前記島状の非単結晶半導体珪素膜を覆って、第4の工程において用いられる強光を透過する絶縁性の被膜を形成する工程、を有する半導体装置の作製方法。

【請求項 8】 請求項1において、珪素が $1 \times 10^{14} \sim 1 \times 10^{16} \text{ cm}^{-2}$ のドーズ量でイオン注入された半導体膜であることを特徴とする半導体装置の作製方法。

【請求項 9】 請求項1の第2の工程において結晶化した非単結晶珪素膜は、結晶化を促進する金属元素を有し、S I M Sで分析した際、珪素膜における濃度の最小値が $1 \times 10^{15} \sim 1 \times 10^{19} \text{ cm}^{-3}$ であることを特徴とする半導体装置の作製方法。

【請求項 10】 請求項1において、第4の工程の後、水素雰囲気中、200~450°Cでの熱アニールまたは水素のイオンドーピング法で水素を添加して、珪素の不対結合手を中和する工程を有することを特徴とする半導体装置の作製方法。

【請求項 11】 請求項4において、熱アニール終了後、該アニール温度から、450°Cまで、2~200°C/秒の速度で基板を冷却することを特徴とする半導体装置の作製方法。

【請求項 12】 請求項1において、非単結晶珪素膜はガラス基板の表面に形成された薄膜上に形成されること

を特長とする半導体装置の作製方法。

【請求項 13】 請求項1において、ガラス基板は絶縁表面を有することを特長とする半導体装置の作製方法。

【請求項 14】 請求項4において、熱アニールをおこなう時間が1~4時間であることを特長とする半導体装置の作製方法。

【請求項 15】 請求項2において、強光の中心波長が、4 μm~0.6 μmであることを特長とする半導体装置の作製方法。

【請求項 16】 近赤外線または可視光線を0.1~10%吸収するガラス基板上に非単結晶珪素膜を形成する第1の工程と、

前記非単結晶珪素膜を結晶化させる第2の工程と、前記第2の工程後、強光を前記非単結晶珪素膜に照射することによって、結晶化を助長させる第3の工程と、を有する半導体装置の作製方法。

【請求項 17】 歪点が550~680°Cであるガラス基板上に $1 \times 10^{14} \sim 1 \times 10^{16} \text{ cm}^{-2}$ のドーズ量で珪素がイオン注入された非単結晶珪素膜を形成する第1の工程と、

前記非単結晶珪素膜を結晶化させる第2の工程と、該工程にひき続いで強光の照射によって結晶化を助長させる第3の工程と、を有し、前記第3の工程において、基板の昇温・降温の際に、ガラスの歪点よりも50~200°C低い温度によるプレヒートやポストヒートをおこなう時間が設けられていることを特徴とする半導体装置の作製方法。

【請求項 18】 請求項15もしくは16において、第3の工程において用いられる強光の中心波長は近赤外線または可視光線であることを特徴とする半導体装置の作製方法。

【請求項 19】 請求項15もしくは16において、第2の工程によって得られる結晶化した珪素膜の結晶化率は1~50%であることを特徴とする半導体装置の作製方法。

【請求項 20】 請求項15もしくは16において、第2の工程は熱アニールによっておこなわれることを特徴とする半導体装置の作製方法。

【請求項 21】 請求項19において、熱アニールの温度は520~650°Cであることを特徴とする半導体装置の作製方法。

【請求項 22】 請求項15もしくは16の第2の工程において結晶化した非単結晶珪素膜は、結晶化を促進する金属元素を含有し、S I M Sで分析した際、珪素膜においてその濃度の最小値が $1 \times 10^{15} \sim 1 \times 10^{19} \text{ cm}^{-3}$ であることを特徴とする半導体装置の作製方法。

【請求項 23】 請求項19において、熱アニール終了後、該アニール温度から、450°Cまで、2~200°C/秒の速度で基板を冷却することを特徴とする半導体装置の作製方法。

【請求項 24】 請求項 14 もしくは 15 において、非単結晶珪素膜は表面に薄膜が形成されているガラス基板上に形成されることを特長とする半導体装置の作製方法。

【請求項 25】 請求項 14 もしくは 15 において、ガラス基板は歪点が 550～680℃にあるガラス材料で形成されており、絶縁表面を有する基板であることを特長とする半導体装置の作製方法。

【請求項 26】 請求項 19 において、熱アニールをおこなう時間が 1～4 時間であることを特長とする半導体装置の作製方法。

【請求項 27】 請求項 17 において、強光の波長が、4 μm～0.6 μm の強光であることを特長とする半導体装置の作製方法。

【請求項 28】 近赤外線または可視光線を 0.1～10% 吸収するガラス基板上に非単結晶珪素膜を形成する第 1 の工程と、前記非単結晶珪素膜を結晶化させる第 2 の工程と、該工程にひき続いて強光の照射によって結晶化を助長させる第 3 の工程と、を有し、前記第 3 の工程において、前記非単結晶珪素膜は強光の照射によって、400～700℃のプレヒートをおこない、その後、800～1300℃に温度を上昇させ、さらに、その後、400～700℃のポストヒートをおこなうことを特徴とする半導体装置の作製方法。

【請求項 29】 請求項 27 において、第 3 の工程において用いられる強光の中心波長は近赤外線または可視光線であることを特徴とする半導体装置の作製方法。

【請求項 30】 請求項 27 において、第 2 の工程によって得られる結晶化した珪素膜の結晶化率は 1～50% であることを特徴とする半導体装置の作製方法。

【請求項 31】 請求項 27 において、第 2 の工程は熱アニールによっておこなわれることを特徴とする半導体装置の作製方法。

【請求項 32】 請求項 30 において、熱アニールの温度は 520～650℃であることを特徴とする半導体装置の作製方法。

【請求項 33】 請求項 27 において、非単結晶珪素膜は表面に薄膜が形成されているガラス基板上に形成されていることを特長とする半導体装置の作製方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、ガラス等の絶縁基板、あるいは各種基板上に形成された絶縁性被膜上に設けられた非単結晶珪素膜を有する半導体装置、例えば、薄膜トランジスタ (TFT) や薄膜ダイオード (TFD)、またはそれらを応用した薄膜集積回路、特にアクティブ型液晶表示装置 (液晶ディスプレー) 用薄膜集積回路の作製方法に関するものである。

【0002】

【従来の技術】 近年、ガラス等の絶縁基板上に TFT を有する半導体装置、例えば、TFT を画素の駆動に用いるアクティブ型液晶表示装置やイメージセンサー、3 次元集積回路等が開発されている。

【0003】 これらの装置に用いられる TFT には、薄膜状の非単結晶珪素半導体を用いるのが一般的である。薄膜状の非単結晶珪素半導体としては、非晶質珪素半導体 (a-Si) からなるものと結晶性を有する珪素半導体からなるものの 2 つに大別される。非晶質珪素半導体は作製温度が低く、気相法で比較的容易に作製することが可能で量産性に富むため、最も一般的に用いられているが、導電率等の物性が結晶性を有する珪素半導体に比べて劣るため、今後より高速特性を得る為には、結晶性を有する珪素半導体からなる TFT の作製方法の確立が強く求められていた。このような目的に適した結晶性を有する珪素半導体としては、多結晶珪素、微結晶珪素、結晶成分を含む非晶質珪素、結晶性と非晶質性の中間の状態を有するセミアモルファス珪素等が知られている。

【0004】 これら結晶性を有する薄膜状の珪素半導体を得る方法としては、非晶質の半導体膜をプラズマ CVD 法や減圧 CVD 法等の方法で成膜し、これに長時間の熱エネルギーを印加すること (熱アニール) により結晶化するという方法が知られている。しかしながら、通常、加熱温度として 600℃以上、結晶成長をさらに高めるためには 640℃以上以上の高温にする必要があり、基板が熱的な影響を受けることが問題であり、また、結晶化に要する加熱時間が数十時間以上にも及ぶので、量産性が低かった。そのため、加熱温度を低下させ、また、加熱時間を短くすることが求められていた。

【0005】

【発明が解決しようとする課題】 これに対し、赤外線や可視光線の強光を 10～1000 秒程度、照射することによって、膜表面の温度を実質的に 800℃以上の高温にせしめ、結晶化させる方法が開発された。この方法はランプアニールもしくはラピッド・サーマル・アニール (RTA) 法と呼ばれ、加熱時間が短いことから基板への影響を低減できるプロセスとして期待されている。

【0006】 しかしながら、プラズマ CVD 法や減圧 CVD 法で成膜した膜には多くの水素が珪素と結合して含有され、実際には RTA 法で用いられるような短時間では、水素の分解反応の中心で、結晶化は十分に進行しないことがわかった。さらに、膜中に含有されている水素が分解して、外部に放出されるため、膜表面のモフォロジーが著しく悪化することも問題であった。本発明は、このような現状を鑑みてなされたもので、RTA 法を用いつつも、十分な結晶性を有し、半導体デバイスを形成するに適した珪素膜を得ることを課題とする。

【0007】

【課題を解決するための手段】 本発明は、ガラス基板上に非晶質珪素膜を形成し、それを熱アニール等の手段に

よって結晶化させることによって、非晶質珪素膜に含有されていた水素を離脱させる第1の工程と、前記珪素膜を強光によって加熱する第2の工程（R T Aの工程）とを有する。第2の工程と第3の工程の間に、第3の工程で用いる光を10%以上は吸収しない絶縁性の被膜を珪素膜上に形成してもよい。

【0008】本発明においては、第1の工程において得られる珪素膜は低度の結晶性を有する方が好ましく、その結晶化度は1~50%、好ましくは1~10%とするといい。第1の工程には、熱アニールその他の結晶化方法を用いることができる。また、第2の工程の前に、前記珪素膜をパターニング・エッチングして島状に分離・分断する工程を設けてもよい。

【0009】本発明においては基板として、歪点が550~680°Cのガラス基板が好ましい。具体的には、コーニング社の7059番（歪点593°C）、同1733番（歪点640°C）、HOYA社のLE30（歪点625°C）、NHテクノグラス社のNA35（歪点650°C）、NA45（歪点610°C）、OHARA社のE-8（歪点643°C）、日本電気硝子社のOA-2（歪点625°C）、旭硝子社のAN1（歪点625°C）、AN2（歪点625°C）等である。上記以外のガラス基板であってもよいことはいうまでもない。

【0010】また、ガラス基板の表面には酸化珪素、窒化珪素、窒化アルミニウム等の絶縁被膜を形成し、その上に非晶質珪素膜を形成してもよい。なお、ガラス基板上に窒化アルミニウムのごとき熱伝導性の高い材料の被膜が形成された場合には、上記の第2の工程は省略されてもよい。上記の第1の工程において、結晶化を熱アニールによっておこなう場合、その温度、時間は半導体薄膜の膜厚、組成等によって異なるが、実質的に真性な珪素半導体の場合には、520~620°C、例えば、550~600°C、1~4時間が適当である。また、熱アニールの温度はガラス基板の歪点よりも低い温度でなされることが好ましい。

【0011】また、上記熱アニール工程の前に、珪素膜に、イオン注入法によって $1 \times 10^{-14} \sim 1 \times 10^{-16} \text{ cm}^{-2}$ のドーズ量で珪素イオンを注入しておくと特に熱アニールによる結晶成長が抑制されるので好ましい。本発明の上記第1の工程において得られる、珪素膜中にニッケル等の結晶化を助長せしめる金属元素が含有されていてもよい。このような結晶化を助長せしめる金属元素としては、他にFe、Co、Ni、Ru、Rh、Pd、Os、Ir、Pt、Sc、Ti、V、Cr、Mn、Cu、Zn、Au、Agが知られているが、これらの元素が添加された非晶質珪素膜は、520~620°C、1~4時間の低温・短時間の熱アニールによっても結晶化が十分に進行する。

【0012】しかし、過剰に結晶化が進行すると、その後のR T Aによる結晶成長の効果が無くなる。そのた

め、これらの金属元素を添加する場合には、実質的に真性な珪素膜の場合より熱アニール時間を短く、あるいは、熱アニール温度を低くすることが望まれる。これらの金属元素を含有させると、その後のR T Aの工程においても、より低い温度で結晶化させることが可能である。また、これらの金属元素は熱アニールの際の非晶質珪素膜からの水素離脱を促進せしめる効果も有する。このような金属元素の添加に際しては、熱アニール工程の前に上述のように珪素イオンを注入しておくと、熱アニール工程における結晶成長を抑制できるので好ましい。

【0013】なお、これらの金属元素は、半導体特性や信頼性に及ぼす影響が甚大であり、これらの金属元素を多量に含有せしめて結晶化させた珪素膜は、特に長期の信頼性・耐久性に欠ける。このような問題を解決するには、これらの珪素膜中に存在する金属元素の濃度が、必要とする温度での結晶化をおこなう上で有効で、かつ、半導体特性に悪影響を及ぼさないものとするといい。具体的には、2次イオン質量分析法（S I M S）によって、珪素膜中に含有されるこれら金属元素の濃度を深さ方向に分析した際に、検出濃度の最小値が $1 \times 10^{-15} \sim 1 \times 10^{-19} \text{ cm}^{-3}$ であることが好ましい。

【0014】上記の第2の工程におけるR T Aに用いる光としては、用いる光の波長は、珪素膜に吸収され、ガラス基板では実質的に吸収されないことが望ましく、その中心の波長が近赤外線もしくは可視光線を用いるのが適している。例えば、波長が4μm~0.6μmの光（例えば波長1.3μmにピークを有する赤外光）が好ましく、このような強光を10~1000秒程度の比較的短い時間照射することにより、珪素膜を加熱し、結晶性を向上せしめることができる。この際には珪素膜が800~1300°Cまで加熱されることが望ましい。

【0015】また、室温から急激にこのような高温にまで加熱したり、逆にこのような高温から急激に室温まで冷却したりすると、珪素膜に及ぼすストレス等の影響が大きい。そのため、このような高温に至る前に、それよりも低温の温度でしばらく加熱するプレヒート工程や、高温状態から温度を下げる過程において、高温と室温の中間の温度でしばらく加熱するポストヒート工程を設けてもよい。基板に対する熱的なダメージを防止するため、プレヒート工程、ポストヒート工程の温度はガラス基板の歪点よりも50~200°C低い温度が好ましい。

【0016】

【作用】第1の工程の熱アニールによって、少なくとも結晶成長の核生成がおこわなれる。結晶化を抑制させた場合でも、低度に結晶化した（結晶化の面積が1~50%、好ましくは1~10%の結晶化状態（残りは非晶質状態である）である）珪素膜を得ることができる。しかし、第1の工程で得られる結晶性珪素膜は、そのままで半導体デバイスを形成することは好ましくない。それは主として粒界等に非晶質成分等が多く残存し、珪素膜

のバルクや表面の特性が好ましくないからである。

【0017】そこで、本発明では、この珪素膜を第2の工程のRTAによって結晶性の良好な珪素膜に変換する。RTAによって、珪素膜を加熱し、結晶化した珪素膜の結晶性をさらに向上させる、同時に膜質を緻密化することができる。この際、結晶化度の低い珪素膜の場合には、第1の工程で生成した結晶核からその周囲の非晶質領域へ結晶を拡げることが可能である。このような場合には結晶化が比較的長距離にわたって進行し、粒界等を減らすうえで効果的である。このようにして結晶性を高めることによって、薄膜トランジスタ(TFT)に用いられるような90%以上の面積が結晶化した良質な珪素膜とすることができる。

【0018】ただし、かようなRTAにおいては、局的に急激な温度変化が伴うので、珪素膜と基板の間の熱膨張率の違い、珪素膜表面と基板と珪素膜界面との温度の違いなどから、珪素膜が剥離することも多々ある。特にこれは、膜の面積が基板全面にわたるような大きな場合に顕著である。したがって、上記のように第2の工程において、膜を十分に小さな面積に分断し、また、余分な熱を吸収しないように膜と膜との間隔を十分に広くすることによって、膜の剥離等を防止することができる。また、このようにすると基板表面全面が珪素膜を通じて加熱されることがないので、基板が熱的に収縮することは最低限に抑えられる。

【0019】本発明では、特にガラス基板上に形成された珪素膜に対しては、第2の工程(RTA工程)において、0.6~4μmの波長の光を照射することが好ましい。この波長の光は低度に結晶化させた真性または実質的に真性(燐またはホウ素が10¹⁷~10¹⁸cm⁻³以下)の珪素膜に対し、有効に光を吸収し、熱に変換される。また、10μm以上の波長の遠赤外光はガラス基板に吸収され、ガラス基板を加熱するが、4μm以下の波長が大部分の場合はガラスによる吸収は0.01~10%であるので、加熱が極めて少ない。すなわち、低度の結晶性を有する珪素膜を結晶化させ、かつ、基板に甚大な影響を及ぼさないためには、0.6~4μmの波長が有利である。

【0020】

【実施例】【実施例1】本実施例は図1(A)~(D)に示されるガラス基板上に形成された結晶性珪素膜を用いたPチャネル型TFT(P TFTという)とNチャネル型TFT(N TFTという)とを相補型に組み合わせた回路を形成する例である。本実施例の構成は、アクティブ型の液晶表示装置の画素電極のスイッチング素子や周辺ドライバ回路、さらにはイメージセンサや3次元集積回路に応用することができる。

【0021】図1に本実施例の作製工程の断面図を示す。まず、基板(コーニング7059)101上にスピッタリング法によって厚さ2000Åの酸化珪素の下地

膜102を形成した。基板は、下地膜の成膜の前もしくは後に、歪点よりも高い温度でアニールをおこなった後、0.1~1.0℃/分で歪点以下まで徐冷すると、その後の温度上昇を伴う工程(本発明の赤外光照射を含む)での基板の収縮が少なく、マスク合わせが容易となる。コーニング7059基板では、620~660℃で1~4時間アニールした後、0.1~1.0℃/分、好ましくは、0.03~0.3℃/分で徐冷し、400~500℃まで温度が低下した段階で取り出すとよい。

【0022】そして、プラズマCVD法によって、厚さ300~1500Å、例えば800Åの真性(I型)の非晶質珪素膜103を成膜した。さらに、その上にプラズマCVD法によって厚さ100~800Å、例えば200Åの酸化珪素膜104を堆積した。これは、以下の熱アニール工程において保護膜となり、膜表面の荒れを防止する。

【0023】次に、窒素雰囲気下(大気圧)、600℃で4時間、熱アニールした。この熱アニールによって、珪素膜中の余剰の水素は放出され、膜は低度の結晶性を呈することとなった。ただし、珪素膜をラマン散乱分光法によって分析しても、90%以上が結晶化している多結晶珪素被膜のように、明確に珪素結晶に起因するピークを認めることはできなかった。このときの膜の結晶性は、結晶成長用の核発生が少なくともおこなわれ、結晶化した面積が50%以下、代表的には1~10%の面積しか結晶化していない状態である。TEM(透過型電子顕微鏡)による観察では1000Å以下、典型的には20~100Åの微細な結晶が観察された。この結晶化を3~30倍程度に核成長させるには、この珪素膜に、予めイオン注入法によって1×10¹⁴~1×10¹⁶cm⁻²のドーズ量で珪素イオンを注入しておくと有効であった。(図1(A))

【0024】この工程の後に、珪素膜をパターニング・エッチングして、TFTの島状の活性層105を形成した。活性層105の大きさはTFTのチャネル長とチャネル幅を考慮して決定される。小さなものでは、50μm×20μm、大きなものでは100μm×1000μmであった。このような活性層を基板上に多く形成した。

【0025】そして、0.6~4μm、ここでは0.8~1.4μmにピークをもつ赤外光を30~180秒照射し、活性層の結晶化をおこなった(RTA工程)。温度は800~1300℃、代表的には900~1200℃、例えば1100℃とした。活性層の表面の状態を良くするために、照射はH₂雰囲気中でおこなった。本工程は、活性層を選択的に加熱することになるので、ガラス基板への加熱を最小限に抑えることができる。そして、活性層中の欠陥や不純物を減少させるのに非常に効果がある。(図1(B))

【0026】赤外線の光源としてはハロゲンランプを用

いた。可視・近赤外光の強度は、モニターの単結晶シリコンウェハー上の温度が800～1300°C、代表的には900～1200°Cの間にあるように調整した。具体的には、シリコンウェハーに埋め込んだ熱電対の温度をモニターして、これを赤外線の光源にフィードバックさせた。ガラス基板上の珪素表面の温度は、その約2/3程度に低下しているものと推定される。本実施例では、昇温・降温は、図4 (A) もしくは (B) のようにおこなった。昇温は、一定で速度は50～200°C/秒、降温は自然冷却で20～100°Cであった。

【0027】図4 (A) は一般的な温度サイクルで、昇温時間a、保持時間b、降温時間cの3つの過程からなる。しかし、この場合には試料は室温から1000°Cもの高温へ、さらに高温状態から室温へと急激に加熱・冷却されるので、珪素膜や基板に与える影響が大きく、珪素膜の剥離の可能性も高い。

【0028】この問題を解決するためには、図4 (B) のように、保持に達する前に、プレヒート時間dやポストヒート時間fを設け、保持時間に達する前にガラス基板の歪点よりも50～200°C低い温度、例えば400～700°Cの基板や膜に大きな影響を与えない温度に保持しておくことが望ましい。プレヒート時間dやポストヒート時間fとしては、30秒～30分が好ましかった。特に、 $300 \times 400 \text{ mm}^2$ 、 $400 \times 600 \text{ mm}^2$ の大面积基板では局所的に熱膨張、収縮しないよう均一な温度であることが望ましい。

【0029】なお、可視・赤外光照射の際、その表面に保護膜として酸化珪素または窒化珪素膜を形成しておくこととよい。これは、珪素膜105の表面の状態を良くするためである。本実施例では、珪素膜105の表面の状態を良くするために、 H_2 雰囲気中でおこなったが、 H_2 雰囲気に0.1～10容量%のHC1、その他ハロゲン化水素やフッ素や塩素、臭素の化合物を混入してもよい。

【0030】可視・近赤外光照射は、結晶化した珪素膜を選択的に加熱することになるので、ガラス基板への加熱を最小限に抑えることができる。そして、珪素膜中の欠陥や不体結合を減少させるのに非常に効果がある。また、上記RTA工程が終了したのちに、200～500°C、代表的には350°Cで水素アニールをおこなうことも、欠陥を減少させる上で有効である。これは $1 \times 10^{13} \sim 1 \times 10^{15} \text{ cm}^{-2}$ の量の水素のイオンドープをおこない、さらに200～300°Cの熱処理によっても同じ効果が得られる。

【0031】RTA工程後に、プラズマCVD法によって厚さ1000Åの酸化珪素膜106をゲート絶縁膜として成膜した。CVDの原料ガスとしてはTEOS (テトラ・エトキシ・シラン、 $\text{Si}(\text{OC}_2\text{H}_5)_4$) と酸素を用い、成膜時の基板温度は300～550°C、例えば400°Cとした。

【0032】このゲート絶縁膜となる酸化珪素膜106の成膜後に、前記RTA工程と同じ条件で可視・近赤外線の照射を再度行なった。この可視・近赤外線の照射によって、主に酸化珪素膜106と珪素膜105との界面及びその近傍における準位を消滅させることができた。これは、ゲート絶縁膜とチャネル形成領域との界面特性が極めて重要である絶縁ゲート型電界効果半導体装置にとっては極めて有用である。

【0033】引き続いて、スパッタリング法によって、厚さ6000～8000Å、例えば6000Åのアルミニウム (0.01～0.25%の周期律表III aの希土類元素を含む) を成膜した。そしてアルミニウム膜をエッチングして、ゲート電極107、109を形成した。さらに、このアルミニウムの電極の表面を陽極酸化して、表面に酸化物層108、110を形成した。この陽極酸化は、酒石酸が1～5%含まれたエチレングリコール溶液中で行った。得られた酸化物層108、110の厚さは2000Åであった。なお、この酸化物108と110とは、後のイオンドーピング工程において、オフセットゲート領域を形成する厚さとなるので、オフセットゲート領域の長さを上記陽極酸化工程で決めることができる。

【0034】次に、イオンドーピング法 (プラズマドーピング法とも言う) によって、ゲート電極部 (すなわちゲート電極107とその周囲の酸化層108、ゲート電極109とその周囲の酸化層110) をマスクとして、自己整合的にPもしくはN導電型を付与する不純物を珪素膜105に添加した。ドーピングガスとして、フオスフィン (PH_3) およびジボラン (B_2H_6) を用い、前者の場合は、加速電圧を60～90kV、例えば80kV、後者の場合は、40～80kV、例えば65kVとする。ドーズ量は $1 \times 10^{15} \sim 8 \times 10^{15} \text{ cm}^{-2}$ 、例えば、燐を $2 \times 10^{15} \text{ cm}^{-2}$ 、ホウ素を $5 \times 10^{15} \text{ cm}^{-2}$ とした。ドーピングに際しては、一方の領域をフォトレジストで覆うことによって、それぞれの元素を選択的にドーピングした。この結果、N型の不純物領域114と116、P型の不純物領域111と113が形成され、Pチャネル型TFT (PTFT) の領域とNチャネル型TFT (NTFT) との領域を形成することができた。

【0035】その後、レーザー光の照射によってアーチルをおこなった。レーザー光としては、KrFエキシマーレーザー (波長248nm、パルス幅20nsec) を用いたが、他のレーザーであってもよい。レーザー光の照射条件は、エネルギー密度が200～400mJ/cm²、例えば250mJ/cm²とし、一か所につき2～10ショット、例えば2ショット照射した。このレーザー光の照射時に基板を200～450°C程度に加熱することによって、効果を増大せしめてもよい。(図1 (C))

【0036】また、この工程は、可視・近赤外光を照射

する方法 (R T A法) による方法でもよい。可視・近赤外線は結晶化した珪素、または燐またはホウ素が 10^{17} ~ 10^{21} cm^{-3} 添加された非晶質珪素へは吸収されやすく、 1000°C 以上の熱アニールにも匹敵する効果的なアニールを行うことができる。燐またはホウ素が添加されていると、その不純物散乱により、近赤外線でも十分に光が吸収される。このことは肉眼による観察でも黒色であることから十分に推測がつく。その反面、ガラス基板へは吸収されにくいので、ガラス基板を高温に加熱することなく、また短時間の処理ですむので、ガラス基板の縮みが問題となる工程においては最適な方法であるといえる。

【0037】 続いて、厚さ 6000 \AA の酸化珪素膜 117 を層間絶縁物としてプラズマCVD法によって形成した。この層間絶縁物としてはポリイミドまたは酸化珪素とポリイミドの2層膜を利用してもよい。さらにコントラクトホールを形成して、金属材料、例えば、窒化チタンとアルミニウムの多層膜によって TFT の電極・配線 118、120、119 を形成した。最後に、1気圧の水素雰囲気で 350°C 、30分のアニールを行い、TFT を相補型に構成した半導体回路を完成した。(図1 (D))

【0038】 特に本発明では、可視・近赤外光によるR T A工程で生じた不対結合手を、その後の工程で、水素雰囲気において、 $250\sim400^{\circ}\text{C}$ で加熱することによって水素を添加し、中和することが重要である。このように本発明により、量産性が向上し、かつ、ゲイト電極が 0 V またはゲイト電極に逆バイアス電圧 (N TFT の場合には負) が印加された状態のリーク電流 (オフ電流) を、従来の方法に比べて $1\sim2$ 衍下げるができるようになった。上記に示す回路は、P TFT と N TFT を相補型に設けた CMOS 構造であるが、上記工程において、2つの TFT を同時に作り、中央で切断することにより、独立した TFT を2つ同時に作製することも可能である。

【0039】 【実施例2】 本実施例は、アクティブマトリクス型の液晶表示装置において、Nチャネル型 TFT をスイッチング素子として各画素に設けた例である。以下においては、一つの画素のみについて説明するが、同時に他に多数 (一般には数十万) の画素が同様な構造で形成される。また、Nチャネル型 TFT ではなく Pチャネル型 TFT でもよいことはいうまでもない。また、液晶表示装置の画素部分に設けるのではなく、周辺回路部分にも利用できる。また、イメージセンサや他の装置に利用することができる。即ち薄膜トランジスタと利用するのであれば、特にその用途が限定されるものではない。

【0040】 本実施例の作製工程の概略を図2に示す。本実施例において、基板 200 としては N A 45 ガラス基板 (厚さ 1.1 mm 、 $300\times400\text{ mm}$ 、歪点 610°C) を使用した。まず、下地膜として、プラズマCVD

D法またはスパッタ法によって 2000 \AA の厚さの窒化アルミニウム膜 201 を形成し、さらにその上に他の下地膜として酸化珪素膜 202 をプラズマCVD法で 200 \AA の厚さに形成した。窒化アルミニウムはガラス基板に比べ、10倍以上も熱伝導度が大きく、大面積の基板での温度の均一性を保つ上で好ましかった。また、窒化アルミニウムには、ガラス基板との熱膨張率を近づけて、密着性を向上させるために、窒素に対して酸素を $0.01\sim20$ 原子% 添加してもよい。

【0041】 窒化アルミニウムをプラズマCVD法によって形成するには、原料としては、トリメチルアルミニウム ($\text{Al}(\text{CH}_3)_3$) とアンモニアを用いればよい。また、スパッタ法によって形成するには、雰囲気を窒素、もしくはアンモニアにしてアルミニウムターゲットを用いて反応性スパッタをおこなえばよい。酸化珪素膜 202 のCVDの原料ガスとしては TEOS と酸素を用いた。さらに、LPCVD法もしくはプラズマCVD法で非晶質珪素膜 203 を 1000 \AA 、酸化珪素膜 204 を 200 \AA の厚さにそれぞれ形成した。そして、 550°C で1時間、加熱アニールを行った。(図2 (A))

【0042】 この熱アニール工程の後、珪素膜をパーニング・エッチングして TFT の島状活性層 205 のみを残存させ、その他を除去した。そして、島状活性層 205 に可視・近赤外光を照射し、珪素膜の結晶性を向上せしめた。温度は 1100°C 、時間は 30 秒とした。なお、窒化アルミニウムによって、熱の珪素膜での伝導が均一であるので、パーニング・エッチング工程は可視・近赤外光照射の後におこなってもよかつた。(図2 (B))

【0043】 さらにテトラ・エトキシ・シラン (TEOS) を原料として、酸素雰囲気中のプラズマCVD法によって、酸化珪素のゲイト絶縁膜 (厚さ $700\sim1800\text{ \AA}$ 、典型的には 1200 \AA) 206 を形成した。基板温度は 350°C とした。次に公知の多結晶珪素を主成分とした膜を LPCVD 法で形成し、これをエッチングして、ゲイト電極 207 を形成した。多結晶珪素には導電性を向上させるために不純物として燐を $0.1\sim5$ 原子%導入した。

【0044】 その後、N型の不純物として、燐をイオンドーピング法で注入し、自己整合的にソース領域 208、チャネル形成領域 209、ドレイン領域 210 を形成した。そして、KRF レーザー光を照射することによって、イオン注入のために結晶性の劣化した珪素膜の結晶性を改善させた。このときにはレーザー光のエネルギー密度は $250\sim300\text{ mJ/cm}^2$ とした。このレーザー照射によって、この TFT のソース/ドレインのシート抵抗は $300\sim800\text{ \Omega/cm}^2$ となった。なお、通常よりもドーピング濃度を低下させた低濃度ドレイン (LDD) 構造とする場合には、シート抵抗は $10\sim200\text{ k\Omega/cm}$ となる。レーザー照射によるアニールの工

程は可視・近赤外光のランプアニールによっておこなつてもよい。(図2 (C))

【0045】その後、酸化珪素またはポリイミドによって層間絶縁物211を形成し、さらに、画素電極212をITOによって形成した。そして、コンタクトホールを形成して、TFTのソース／ドレイン領域にクロム／アルミニウム多層膜で電極213、214を形成し、このうち一方の電極214はITO212にも接続するようにした。最後に、水素中で200～400°Cで2時間アニールして、水素化をおこなった。このようにして、TFTを完成了。この工程は、同時に他の多数の画素領域においても同時に行われる。また、より耐湿性を向上させるために、全面に窒化珪素等でパッシベーション膜を形成してもよい。(図2 (D))

【0046】本実施例で示したアクティブマトリクスの画素トランジスタは、それほどの高速動作を要求されない。したがって、本実施例では、プロセス時間を短縮するために、最初の熱アニールの時間を、実施例1の場合よりも短い1時間とした。このため、本実施例で得られた珪素膜の結晶性は実施例1のものよりも劣っていたが、アクティブマトリクス回路のスイッチングトランジスタとしては十分な静特性・動特性が得られた。

【0047】【実施例3】図3を用いて、本実施例を説明する。基板は、歪点が550～650°Cのガラス基板、例えばAN2(歪点616°C)を用い、実施例1のように、収縮防止のために、事前に670°Cで4時間アニールした後、0.1°C/分で450°Cまで徐冷した後、取り出したものを使用した。まず基板301上に下地膜302を形成し、さらに、プラズマCVD法によって厚さ300～800Åの非晶質珪素膜303と、厚さ200Åの酸化珪素膜304を成膜した。

【0048】そして、620°C、30分の加熱アニールを行った。熱アニール後、基板を2～200°C/秒の速度、好ましくは10°C/秒以上の速度で450°Cまでは急激に冷却した。これは、この熱アニール工程によって、基板が収縮することを防止するためである。このような急激な冷却が不可能なアニール炉においては、基板を炉外に取り出して、室温に放置することによっても同様な効果が得られる。また、ここで基板としてAN2を使用したが、他に歪点が550～680°Cのガラス基板、例えば、コーニング1733(歪点640°C)やLE30(歪点625°C)等の基板を使用してもよい。

【0049】本実施例では、熱アニール温度が、実施例1、2の場合よりも高く、また、AN2の歪点(616°C)よりも高いために、事前に熱処理／徐冷処理をおこなつても、基板の収縮を抑えるとは難しかった。そのような場合には、以上のようなアニール温度からの急冷が有効である。(図3 (A))

次に、珪素膜303をパターニング・エッティングして、島状の活性層領域306および307を形成した。活性

層のエッティングは垂直方向に異方性を有するRIE法によっておこなつた。(図3 (B))

【0050】次いで、厚さ200～3000Åの厚さの酸化珪素または窒化珪素膜307をプラズマCVD法によって形成した。窒化珪素膜の形成には、減圧CVDや光CVDを用いてもよかつた。そして、実施例1と同様に可視・近赤外光のRTA処理をおこなつた。条件は実施例1と同じとした。本実施例では可視・近赤外光照射の際に、酸化珪素または窒化珪素の保護膜が活性層の表面に形成されており、このため、赤外光照射の際の表面の荒れや汚染を防止することができた。(図3 (C))

【0051】可視・近赤外光照射後、保護膜307を除去した。その後は実施例1と同様にゲイト絶縁膜308、ゲイト電極309、310を形成し、イオンドーピング法によって、不純物領域を形成し、これをレーザー照射によって活性化させた。(図3 (D))

さらに、層間絶縁物311を形成して、これにコンタクトホールを形成し、メタル配線312、313、314を形成した。(図3 (E))

【0052】このようにして、相補型TFT回路を形成了。本実施例では可視・近赤外光照射の際に活性層の表面に保護膜が形成されており、表面の荒れや汚染が防止される。このため、本実施例のTFTの特性(電界移動度やしきい値電圧)および信頼性は極めて良好であった。また、本実施例からも明らかのように、本発明はガラス転移点が550～680°Cの基板材料において、特に有効であった。

【0053】

【発明の効果】熱アニール等の手段によって結晶化させた珪素膜に対して、可視・近赤外光等の波長の強光の照射を追加しておこなうことにより、結晶性を向上せしめると同時に膜質を緻密化させることができ、良好な結晶性を有した珪素膜を得ることができた。特に熱アニールを採用した場合には、その温度・時間としては520～620°C(好ましくは550～600°C)、1～4時間が好ましかった。

【0054】さらに、ゲイト絶縁膜の特性を向上させるには、本発明によって得られた結晶珪素膜上に絶縁膜を形成した後、亜酸化窒素(N₂O)やアンモニア中で可視・近赤外光等の波長の光の照射によってアニールをおこなつてもよい。該工程によって、界面準位を減らすことができる。また、これらの工程の後、水素化アニールを水素雰囲気中、200～450°Cでの処理により、水素を珪素膜中に添加して不対結合手を除去・中和できる。

【0055】本発明では、熱アニールを採用した場合に、それに要する時間は4時間以内とができる、従来の数十時間から大幅に短縮できる。そして、アニール時間が従来よりも低くて短いために、アニール工程で基板に与える影響は十分に小さい。また、後のRTA工

程においても、用いる光の波長は0.6~4 μmであり、基板にガラス材料を用いても、その後、急速に冷却されるため、軟化したり、収縮したりして工業的に使用できなくなるほど変形する事がない。このように本発明は工業上、有益であり、特に本発明は絶縁ゲイト型半導体装置の形成に極めて効果がある。

【図面の簡単な説明】

【図1】 実施例1のTFTの作製工程を示す。

【図2】 実施例2のTFTの作製工程を示す。

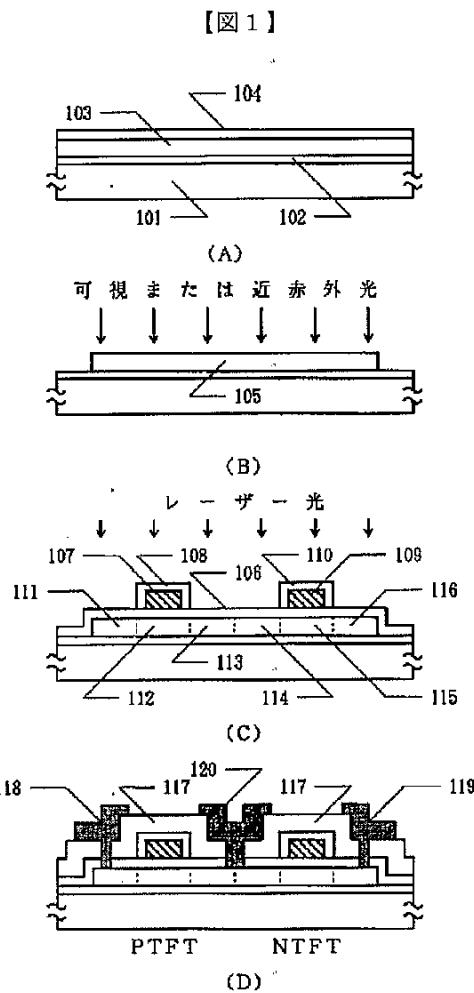
【図3】 実施例3のTFTの作製工程を示す。

【図4】 実施例1の温度設定例を示す。

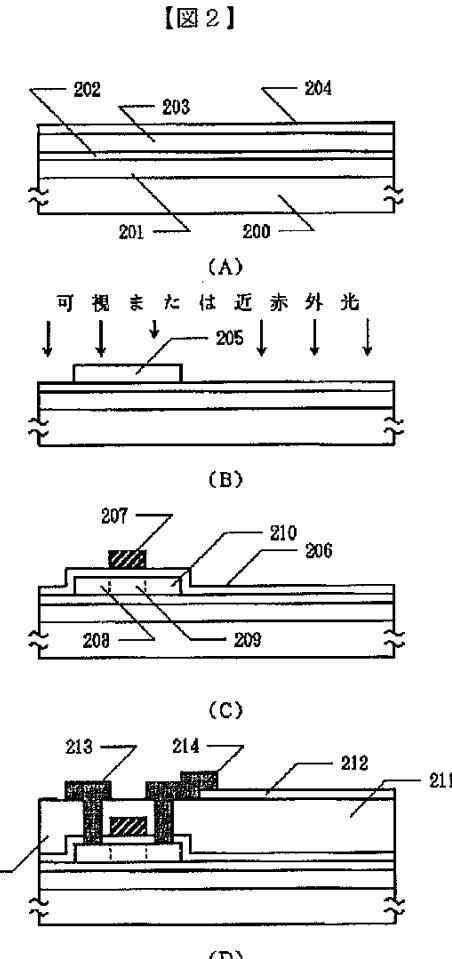
【符号の説明】

101

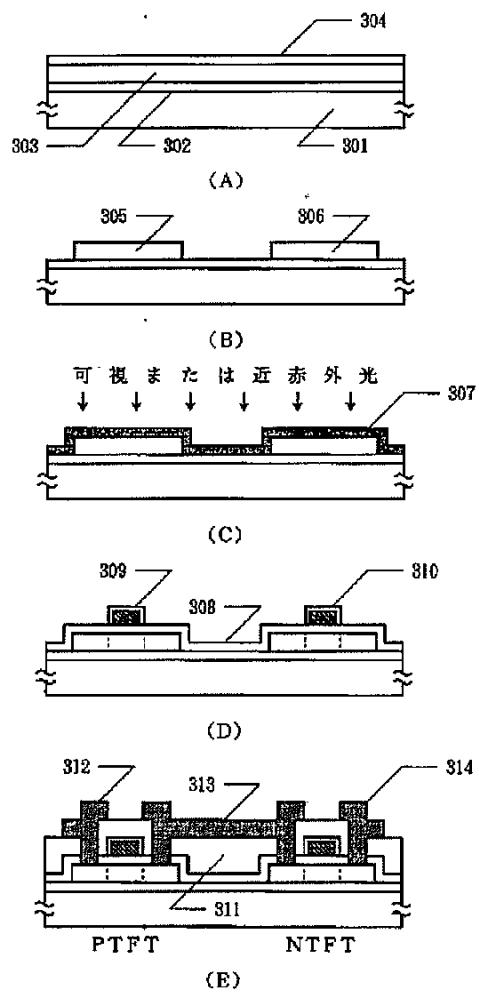
ガラス基板



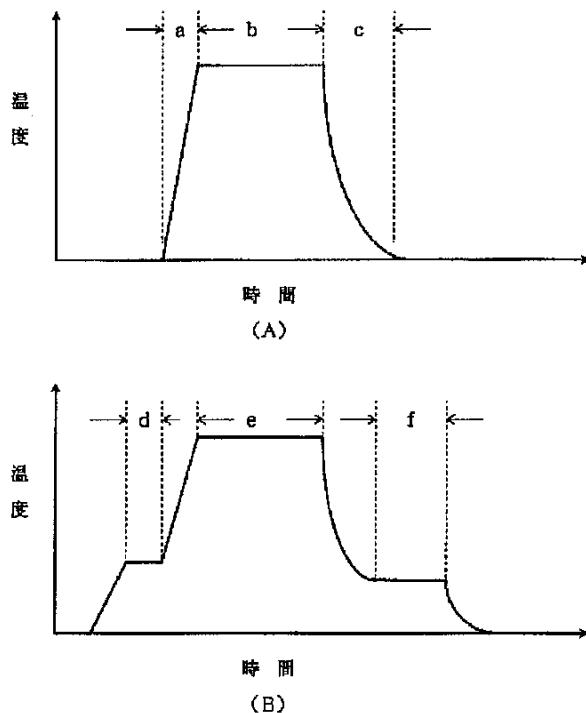
102	下地膜 (酸化珪素膜)
103	珪素膜
104	酸化珪素膜
105	島状珪素膜 (活性層)
106	ゲイト絶縁膜 (酸化珪素膜)
107、109	ゲイト電極 (アルミニウム)
108、110	陽極酸化層 (酸化アルミニウム)
111、114	ソース (ドレイン) 領域
112、115	チャネル形成領域
113、116	ドレイン (ソース) 領域
117	層間絶縁物
118~120	電極



【図3】



【図4】



フロントページの続き

(51) Int. Cl. ⁶

H 01 L 21/26

21/265

21/324

識別記号

序内整理番号

F I

技術表示箇所

Z

H 01 L 21/265

A